

■ دفاع از رساله دکتری

□ سمینار عمومی (Colloquium)

□ دفاع از پایان نامه کارشناسی ارشد

□ سمینار تخصصی (Seminar)

□ سمینار تخصصی و مشورتی (Informal Seminar)

عنوان: ارائه متدولوژی‌های طراحی مدارهای حسابی بر اساس دروازه‌های یای انحصاری در فناوری‌های نانو

سخنران: مهیا سام دلیری

چکیده:

مدلسازی مدارهای حسابی و منطقی در قالب الگوریتم‌ها و معادلات کلی ریاضی شامل چندجمله‌ای‌هایی از متغیرهای ورودی مدارها به طوری که برای هر تعداد ورودی و هر مینا قابل اجرا باشند، راه را برای توصیف و طراحی مدارهای حسابی هموار می‌کند. دروازه یای انحصاری به عنوان عنصر پایه و مهم در طراحی مدارهای حسابی چون جمع‌کننده‌ها، کمپرسورها، مولد بیت توازن، تشخیص خطا و مدارهای رمزنگاری استفاده می‌شود. از دیگر سو، با توجه به چالش‌های پیش روی منطق دودویی در طراحی تراشه‌های بسیار متراکم، استفاده از منطق چند مقداری مورد نظر سازندگان و طراحان پردازنده‌ها است. در این رساله متدولوژی‌های جامع و کلی برای طراحی مدارهای حسابی و منطقی بر اساس دروازه یای انحصاری در قالب الگوریتم‌ها و معادلات ریاضی ارائه شده است. در این راستا یک متدولوژی کلی برای طراحی مدارهای جمع‌کننده و کمپرسور با مبنای دلخواه و با هر تعداد ورودی ارائه شده است که تنها شامل مدارهای یای انحصاری است. این متدولوژی با استفاده از معادلات ریاضی پیاده‌سازی شده است. تا کنون ساختارهای مختلفی برای طراحی مدارهای جمع‌کننده و کمپرسور در منطق باینری و چند مقداری ارائه شده است اما چنین متدولوژی و نگرش کلی برای طراحی چنین مدارهایی مطرح نشده بود. همچنین جهت پیاده‌سازی این روش در سطح ترانزیستور در منطق باینری، یک روش ریاضی جدید برای طراحی دروازه‌های یای انحصاری با هر تعداد ورودی برای تولید خروجی‌های کمپرسور ارائه گردیده است. این ایده بر پایه روش جمع مقیاس‌بندی شده و استفاده از دروازه‌های آشکارساز آستانه است که منجر به استفاده از تعداد کم ترانزیستور، طرح‌های منظم و سریع می‌گردد. از طرفی دروازه یای انحصاری در طراحی سایر مدارهای حسابی و منطقی مانند مدار تشخیص خطا، مولد بیت توازن و رمزنگاری هم به کار می‌رود. از آنجایی که مفهوم یای انحصاری در منطق چند مقداری با منطق دودویی فرق دارد و ممکن است همه قوانین مربوط به یای انحصاری دودویی در منطق چند مقداری برقرار نباشد، به این دروازه با دید کاربردی در مدارهایی چون تشخیص خطا، مولد بیت توازن و رمزنگاری با استفاده از دروازه یای انحصاری در منطق چند مقداری ارائه شده است که تا کنون چنین روش‌های کلی ارائه نشده بود. شایان ذکر است که تمامی روش‌های ارائه شده در رساله، شامل معادله‌های کلی ریاضی هستند که خود منجر به طرح‌های سخت افزاری مناسب و بهبود پارامترهای ارزیابی کارایی مدارات چه در سطح گیت و چه در سطح ترانزیستور از جمله تعداد گیت‌های بکار رفته، تعداد ترانزیستورها، مساحت، توان، تاخیر و انرژی شده‌اند. به عنوان مثال عملگر پیشنهادی برای مدار رمز نسبت به عملگرهای موجود، بیش از ۱۲٪ دارای انرژی کمتر است. همچنین عملگر پیشنهادی برای مدار تشخیص خطا نسبت به عملگرهای مشابه بیش از ۱۰٪ سریعتر، بیش از ۶٪ دارای مصرف توان کمتر و بیش از ۱۰٪ دارای مساحت کمتر است. عملگر پیشنهادی برای مدار بیت توازن نسبت به عملگرهای موجود برای این کار بیش از ۲۰٪ انرژی کمتری مصرف می‌کند.

کلمات کلیدی: دروازه یای انحصاری، کمپرسور، منطق سه مقداری، مدار تشخیص خطا، مولد بیت توازن، رمزنگاری

زمان برگزاری: ۱۳۹۶/۰۲/۳۰

مکان برگزاری: دانشکده علوم و مهندسی کامپیوتر