

□ **سمینار عمومی (Colloquium)**□ **دفاع از رساله دکتری**□ **سمینار تخصصی (Seminar)**■ **دفاع از پایان نامه کارشناسی ارشد**□ **سمینار تخصصی و مشورتی (Informal Seminar)**

عنوان : ارائه الگوریتم طراحی مدارهای QCA با استفاده از محاسبه انرژی بین سلولی با هدف افزایش تحمل پذیری خطا

سخنران : گلناز ریسی

چکیده: آتاماتای سلولی کوانتومی (QCA) یکی از تکنولوژی های نانو میباشد که همواره به علت اندازه کوچک و توان مصرفی بسیار پایین مورد توجه قرار گرفته است. یک سلول QCA از ۴ نقطه تشکیل شده است که در گوشه های یک مربع قرار گرفته اند بر عکس مدارات منطقی معمول که اطلاعات توسط جریان الکتریکی منتقل میشوند، QCA توسط اثرات متقابل کولومبی عمل میکند، به این شکل که حالت یک سلول را به حالت همسایگان آن متصل میکند که ائتلاف انرژی کمتری به دنبال خواهد داشت. یک سیستم مجموعه ای از اجزایی است که برای ارائه یک تابع با یکدیگر همکاری میکنند. زمانی که یکی از اجزا در عملکرد خود دچار مشکل میشود، با خطا مواجه میشود. اگر عملکرد سیستم تحت تاثیر خطای به وجود آمده قرار بگیرد در نتیجه سیستم با یک شکست مواجه میشود. تحمل پذیری خطا در یک سیستم به این معنی است که طراحی اجزا به گونهای باشد که خطای عملکردی یکی از اجزا، عملکرد کل سیستم را تحت تاثیر قرار ندهد. یکی از مسائل قابل توجهی که در محاسبات کوانتومی باید در نظر داشت، تحمل پذیری خطا است. در QCA نیز این مسئله مطرح میباشد. یک سلول QCA ممکن است با تعداد زیادی از همسایگانش فعل و انفعالات داخلی داشته باشد که باعث به وجود آمدن خطاهایی در اکثر توابع اصلی میشود. به طور کلی در مدارات QCA، در حالت عادی چنان چه در سلول های میانی خطایی رخ دهد، عملکرد کل مدار دچار اختلال میشود.

یکی از تکنیکهایی که برای رفع این مشکل وجود دارد، استفاده از افزودنی سخت افزاری است. به عنوان مثال، در یک گیت اکثریت سه ورودی با تبدیل سلول میانی آن به یک بلاک ۹ تایی، میتوان آن را در برابر خطا تحملپذیر نمود. حال با توجه به این که این روش نیاز به محاسبات دستی و طولانی دارد، در نظر داریم که الگوریتمی ارائه دهیم که روش گفته شده را در قالب یک قطعه کد اجرا کند لذا دیگر نیازی به محاسبات طولانی نخواهد بود. بدین ترتیب قابلیت تحمل پذیری خطا که مفهوم بسیار مهمی در مدارات QCA دارد، با استفاده از الگوریتم پیشنهادی قابل اجرا شدن خواهد شد.

زمان برگزاری: ۱۶/۰۶/۹۵ ساعت ۱۵:۳۰

مکان برگزاری: دانشگاه شهید بهشتی دانشکده کامپیوتر کلاس ۱۰۲