

□ **سمینار عمومی (Colloquium)**□ **دفاع از رساله دکتری**□ **سمینار تخصصی (Seminar)**■ **دفاع از پایان نامه کارشناسی ارشد**□ **سمینار تخصصی و مشورتی (Informal Seminar)**

عنوان :

طراحی مدارهای جمع کننده در منطق سه‌ارزشی، با استفاده از ترانزیستورهای نانولوله کربنی بر مبنای استفاده از دروازه‌های عبور

سخنران : عطیه سادات پناهی

چکیده:

امروزه توان مصرفی در مدارهای الکترونیکی از اهمیت بالایی برخوردار است. از جمله راه‌های کاهش توان مصرفی می‌توان به استفاده از تکنولوژی‌های نوظهور کم‌مصرف، استفاده از منطق چندارزشی بجای استفاده از منطق دودویی و نیز بکارگیری حساب تقریبی در طراحی سلول‌های حسابی اشاره کرد. در این راستا، با توجه به مشکلات ناشی از کاهش ابعاد ترانزیستورهای اثر میدانی نیمه‌رسانا-فلز-اکسید، به منظور ادامه روند قانون مور استفاده از تکنولوژی‌های جدید و نوظهور ضروری به نظر می‌رسد. از جمله مشکلات ناشی از کاهش ابعاد این ترانزیستورها می‌توان به افزایش توان نشتی، کاهش کنترل گیت و اثر کانال کوتاه اشاره کرد. از میان فناوری‌های جدید در این حوزه، استفاده از ترانزیستورهای نانولوله کربنی با توجه به مزایای آن‌ها چون شباهت ذاتی با ترانزیستورهای اثر میدانی نیمه‌رسانا-فلز-اکسید در ویژگی‌های الکترونیکی مناسب به نظر می‌رسد. این امر موجب می‌شود تا بتوان از این نوع ترانزیستورها در بستر ترانزیستورهای اثر میدانی نیمه‌رسانا-فلز-اکسید استفاده کرد بدون اینکه تغییرات اساسی در آن اعمال شود. همچنین می‌توان به منظور کاهش توان مصرفی از منطق چندارزشی استفاده کرد. زیرا در این حالت اطلاعات هر رقم بیش‌تر از مبنای دو می‌باشد و لذا حجم اتصالات کاهش می‌یابد. با توجه به اینکه یکی از مهم‌ترین ویژگی‌های ترانزیستورهای نانولوله کربنی قابلیت تغییر ولتاژ آستانه با تغییر ابعاد قطر نانولوله‌های کربنی می‌باشد، این ویژگی موجب شده است تا استفاده از ترانزیستورهای نانولوله کربنی در منطق چندارزشی مفید فایده باشد. از میان تمام مبنای‌های موجود برای منطق چندارزشی، مبنای $e \approx 2.78$ بیش‌ترین کارایی را در پیاده‌سازی دارد ولی با توجه به محدودیت‌های سخت‌افزاری بایستی از مبنای طبیعی استفاده شود. لذا مبنای سه که نزدیک‌ترین عدد طبیعی به مبنای بهینه می‌باشد، بیش‌تر مورد توجه است. همانطور که اشاره شد طراحی مدارهای حسابی به صورت تقریبی نیز از جمله راهکارهای کاهش توان است. در این دسته از مدارهای حسابی با هدف کاهش توان مصرفی از دقت مدار کاسته می‌شود. در این پروژه طرح‌هایی دقیق و تقریبی برای سلول‌های تمام‌جمع‌کننده در منطق سه‌ارزشی بر مبنای استفاده از ترانزیستورهای نانولوله کربنی ارائه می‌شود که انرژی مصرفی را تا به ترتیب تا $78/3\%$ و $27/5\%$ نسبت به طرح‌های پیشین مشابه، کاهش می‌دهد.

زمان برگزاری: دوشنبه ۱۳۹۵/۶/۸ ساعت ۹ صبح

مکان برگزاری: دانشکده مهندسی و علوم کامپیوتر