بسمه تعالی

☐ دفاع از رساله دکتری ☐ سمینار عمومی (Colloquium)

■ دفاع از پایان‌نامه کارشناسی‌ارشد ☐ سمینار تخصصی (Seminar)

☐ سمینار تخصصی و مشورتی (Informal Seminar)

عنوان : طراحی و پیادهسازی مدارهای حسابی پایه با استفاده از تکنولوژی MTJ(Magnetic Tunneling Junction)

سخنران : سید عاطفه میرناصری

چکیده:

افزایش تراکم و مجتمع‌سازی مدارهای دیجیتال در صنعت نیمه‌هادی به سرعت درحال رشد است. با گسترش سیستم‌های تعبیه‌شده با توان مصرفی پایین، گرایش شرکت‌های سازنده به طراحی قطعات با تاخیر و توان کم افزایش یافته است. واحدهای منطقی و حسابی در پردازنده‌های تعبیه‌شده، بیشترین توان را نسبت به اجزای دیگر آنها مصرف می‌کنند. نقاط داغ (از نظر توان و دما) در یک پردازنده تعبیه‌شده، قسمتی است که در حال انجام عملیات منطقی و حسابی می‌باشد، بنابراین طراحی مدارهای حسابی کم‌توان از اهمیت بالایی برخوردار است. طبق قانون مور، تراکم مدارهای مجتمع هر ۱۸ ماه تقریبا دوبرابر می‌شود. این تراکم در نتیجه‌ی کوچک شدن سایز ترانزیستورها است. در نتیجه‌ی این کاهش سایز، افزایش جریان نشتی و پیرو آن توان نشتی به بار خواهد آمد. اخیرا طراحان، بر طراحی و پیاده‌سازی مدارهای دیجیتال با استفاده از المان‌های اسپینترونیک تمرکز کرده‌اند که این المان‌ها از خواصی نظیر، مصرف توان ایستا بسیارکم، غیرفرار بودن، قابلیت برنامه‌ریزی برخوردار هستند. MTJ یک المان اسپینترونیک است که براساس جهت چرخش الکترون‌ها عمل می‌کند. این المان به دلیل برخورداری از خاصیت سازگاری با CMOS و عملکرد در دمای اتاق به راحتی می‌تواند در طراحی مدارهای حسابی با ترانزیستورهای CMOS ترکیب شده و تاحدودی مشکلات مدارات مبتنی بر این تکنولوژی اعم از مشکل اتلاف توان، حافظه مورد نیاز برای ذخیره خروجی، فرار بودن و غیره را برطرف کند. هر MTJ یک سلول حافظه است که می‌توان یک بیت داده در آن نوشت. عمل نوشتن در این سلول‌ها با روش‌های نوشتاری و مدارهای پیشران جریان مختلفی صورت می‌گیرد. در این پروژه از المان‌های MTJ به صورت ترکیبی با ترانزیستورهای CMOS در طراحی مدارهای منطقی پایه، سلول‌های تمام‌جمع‌کننده و فشرده‌ساز ۴به۲ استفاده شده است. سلول تمام‌جمع‌کننده ارائه شده با روش نوشتاری و مدار پیشران جریان جدید، نسبت به روش نوشتاری و مدار پیشران جریان پیشین ٪۶۳,۵۷ در توان مصرفی، ٪۸۵,۷۹ در تاخیر و ٪۹۴,۸۲ در انرژی بهبود داشته است. همچنین فشرده‌ساز ۴به ۲ طراحی شده نسبت به فشرده‌ساز با طرح پیشین از ٪۴۶,۱۲ بهبود در توان، ٪۲۵,۶۸ بهبود در تاخیر و ٪۵۹,۹۶ بهبود در انرژی برخوردار بوده‌است.

واژگان کلیدی: اسپینترونیک، MTJ، چرخش، پیشران جریان، تمام‌جمع‌کننده، فشرده‌ساز ۴به۲

زمان برگزاری: ۹۶/۱۱/۰۳

مکان برگزاری: دانشکده مهندسی و علوم کامپیوتر